

基于动态可重构计算技术的高清视频研究

孙香花

(长江师范学院 数学与计算机学院, 重庆 408100)

摘 要: 首先介绍可重构技术以及基于过程级的动态可重构计算技术, 阐述对动态可重构技术研究的理论价值, 接下来介绍高清视频的标准和在社会生活中的应用, 进一步介绍目前高清视频最先进的标准之一 H. 264, 阐述国内外相关研究近况, 为高清视频技术提供一种新的解决方向进行探讨。

关键词: 可重构计算; 多媒体技术; 视频技术; 视频编码标准

中图分类号: TP393

文献标识码: A

文章编号: 1000-7180(2011)08-0219-03

High-definition Video Based on Dynamic Reconfigurable Computing Technology

SUN Xiang-hua

(College of Mathematics and Computer Science, Yangtze Normal University, Chongqing 410081, China)

Abstract: This paper describes the reconfigurable technology and process-based level of dynamic reconfigurable computing, dynamic reconfiguration technology described on the theoretical value of the study, then describes the standard and high definition video in the social life of the application, further information on the current high-definition One of the most advanced video standard-H. 264, Recent research at home and abroad set for high-definition video technology to provide a direction to explore new solutions.

Key words: reconfigurable computing; multimedia technology; video technology; video coding standard

1 引言

可重构计算^[1] (reconfigurable computing) 是目前计算机研究比较热门的技术之一, 可重构计算 (reconfigurable computing) 是利用 FPGA (现场可编程逻辑门阵列) 逻辑实现计算任务, 有些文献把它称之为自适应计算 (adaptive computing), 也有的文献把它称之为 FPGA 计算^[1]. 应用前景十分广阔. 早在 20 世纪 60 年代末, 美国加利福尼亚大学的 Geraid Estrin 就提出了重构计算的概念, 20 世纪 80 年代 Xilinx 公司推出其第一款可编程门阵列 (FPGA) 后, 可重构技术开始迅速地成熟起来^[2]. 在传统的设计中, FPGA 在系统中类似于 ASIC, 基本上都是作为硬件加速器, 由用户直接管理和使用^[3]. 这种

方式忽略了 FPGA 内在的可重构特性以及任务潜在的并行性, 增大了系统设计难度, 也降低了 FPGA 的使用率. 而现在有许多应用需求既要求较高的性能, 又需要一定的灵活性.

本文即将进行的研究就是将这项新技术应用到高清视频中, 利用动态可重构技术的软硬件划分, 将目前最先进的视频编码标准—H. 264 中的压缩编码计算, 本文首先介绍可重构技术以及基于过程级的动态可重构计算技术, 阐述对动态可重构技术研究的理论价值, 接下来介绍高清视频的标准和在社会生活中的应用, 进一步介绍目前高清视频最先进的标准之一—H. 264, 阐述国内外相关研究近况, 为高清视频技术提供一种新的解决方向进行探讨.

收稿日期: 2011-05-15; **修回日期:** 2011-06-23

基金项目: 教育部“春晖”计划科研合作项目 (Z2005-1-55003)

2 高清视频技术 H. 264

H. 264, 在 1997 年 ITU 的视频编码专家组 (Video Coding Experts Group) 提出时被称为 H. 26L, 在 ITU 与 ISO 合作研究后被称为 MPEG4 Part10 (MPEG4 AVC) 或 H. 264 (JVT), 是 MPEG-4 的第十部分, 是由 ITU-T 的视频编码专家组 (VCEG) 和 ISO/IEC 的动态图像专家组 (MPEG) 联合组成的联合视频组 (Joint Video Team, JVT) 提出的高度压缩数字视频编解码器标准^[4].

H. 264 采用回归基本的简洁设计, 不用众多的选项, 获得比 H. 263++ 好得多的压缩性能; 加强了对各种信道的适应能力, 采用网络友好的结构和语法, 有利于对误码和丢包的处理; 应用目标范围较宽, 以满足不同速率、不同解析度以及不同传输 (存储) 场合的需求. 图 1 给出了 H. 264 编码器的基本框架.

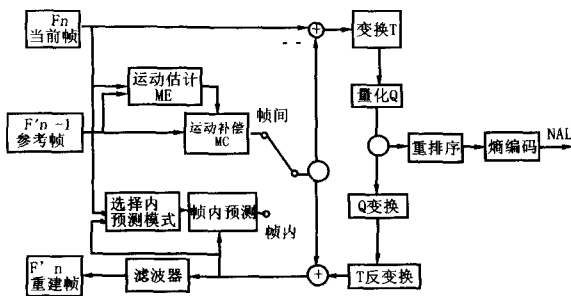


图 1 H. 264 编码器框架图

H. 264 的编解码流程主要包括 5 个部分: 帧间和帧内预测 (Estimation)、变换 (Transform) 和反变换、量化 (Quantization) 和反量化、环路滤波 (Loop Filter)、熵编码 (Entropy Coding). H. 264 中的 UVLC 码表不管符号表述什么类型的数据, 都使用统一变字长编码表. 其优点是简单; 缺点是单一的码表是从概率统计分布模型得出的, 没有考虑编码符号间的相关性, 在中高码率时效果不是很好^[5].

3 动态可重构计算和高清视频 H. 264 研究

3.1 动态可重构计算研究

面向可重构片上系统的软硬件划分从一开始就受到研究人员关注, 有大量的研究工作和论文集集中讨论这一问题. 文献^[5,6]主要是扩充传统软硬件划分方法. 这样的软硬件划分一般在系统设计阶段就确定下来, 运行时只是在合适时候将配置信息装载到可编程器件上去, 是一种软硬件划分静态方法. 文献^[7]则进行动态软硬件划分, 考虑充分发挥动态可

重构硬件能力. 一种是 2003 年由 Roman Lysecky 等提出^[7]指令级的研究, 由动态软硬件划分来决定实际的划分方案, 设计人员无需考虑硬件划分. 另一种是进程级或线程动态软硬件划分, 把配置到可编程器件的硬件电路看作一种硬件进程或线程, 通过构建支持硬件进程或线程的操作系统, 实现软硬件进程或线程的相互迁移和切换.

文献^[8]提出了一个面向可重构计算的实时操作系统; 文献^[9]提出一个面向可重构系统的操作系统的框架: OS4RS; 文献^[10]并利用设备驱动程序管理可重构资源, 尝试了把 Windows CE 移植到可重构计算平台上; 文献^[11]提出采用 POSIX 标准的线程模型描述软件和硬件任务, 并通过增加相应硬件电路和操作系统服务实现对软件和硬件线程运行及切换的支持. 国内复旦大学的周博、邱卫东、彭澄廉研究了利用软硬件多任务模型来降低软硬件进程迁移开销, 并通过扩展 COS-II 嵌入式操作系统实现了一个原型系统^[9-11].

3.2 高清视频 H. 264 的研究

目前视频压缩技术计算量大. 这对于视频压缩的实现是一个挑战, 现有的应用方案主要有:

(1) 基于可编程多媒体 DSP 处理器

这种方案的好处是硬件系统设计完成后, 整个系统的升级仅仅是修改软件即可完成, 系统灵活. DSP 有着比通用微处理器更适合数字信号处理的优点. 一块内嵌的 DSP 芯片及其外围电路就能完成整个系统的压缩编码.

(2) 基于 ASIC 芯片

通过软件编程利用硬件实现特定的视频编码算法, 这里面要利用 Xilinx、Altera 等公司提供的产品. 目前这是比较活跃的研究领域. 此方案和微处理器相比, 专用视频编解码芯片可以将控制器所需要的硬件开销减到最小, 并占用很少的硬件电路, 获得更高的处理速度, 其缺点在于当算法需要修改、升级时只能重新设计.

(3) 基于 PC 机的纯软件方法.

这种方案以 PC 机或工作站为平台, 采用纯软件方式实现视频压缩协议的全部内容. 其特点是面向 PC 机多媒体系统, 易于移植和升级, 能适用于多种通信网络, 但是成本很高.

4 结束语

本文介绍了可重构技术以及基于过程级的动态可重构计算技术, 还有目前高清视频最先进的标准

之一—H. 264, 阐述国内外相关研究近况, 为高清视频技术提供一种新的解决方向进行探讨。

参考文献:

- [1] 贾英江, 高欣宝. 可重构计算机简介[J]. 计算机应用研究. 1999, 16(5): 42—46.
- [2] Wiegand T, Sullivan G J, Bjontegaard G, et al. Overview of the H. 264/AVC video coding standard[J]. IEEE Trans Circuits Syst, 2003, 13(6): 560—575.
- [3] Juanjo Noguera, Rosa M Badia. HW/SW codesign techniques for dynamically reconfigurable architectures[J]. IEEE Trans on VLSI Systems, 2002, 10(4): 399—415.
- [4] Ann Gordon-Ross, Frank Vahid. Frequent loop detection using efficient nonintrusive On-chip hardware[J]. IEEE Trans on Computers, 54(10): 1203—1215.
- [5] Hayden Kwok-Hay So, Artem Tkachenko, Robert Brodersen. A unified hardware/software runtime environment for FPGA-based reconfigurable computers using BORPH[C]//proceeding of the International Conference on Hardware Software Codesign and System Synthesis. New York, NY, USA: ACM, Proc of CODES+ISSS, 2006: 259—264.
- [6] 周博, 邱卫东, 彭澄廉. SHUM—UCOS: 基于统一多任务模型可重构系统的实时操作系统[J]. 计算机学报,

2006(2): 208—218.

- [7] Palis M A. The granularity metric for fine—grain real—time scheduling[J]. IEEE Trans on Computers, 2005, 54(12): 1572—1583.
- [8] Asaad S, Bishay M, Wilkes D M. A low—cost, DSP based, intelligent vision system for robotic applications [C]//proceedings of the 1996 Minneapolis, MN, USA IEEE International Conference on Robotics and Automation IEEE Press, 1996: 1656—1661.
- [9] SHAN Lan shui XIAO Tiejun. Design and implementation of DCT transform and quantification in H. 264 based on FPGA[J]. Computer Engineering and Design, 2009, 30(16): 3735—3736.
- [10] Lu Yi, Luo Yongjun, Yang Ai liang. Encoder and decoder of variable length coding in H. 64 with FPGA Implementation[J]. Vionics Technology, 2009, 36(1): 34—38.
- [11] Wang Kun, Wu Zong yong. PGA implementation of binarization coder in H. 64[J]. Electronic Design Engineering, 2009, 17(9): 9—11.

作者简介:

孙香花 女, (1977—), 硕士, 讲师. 研究方向为数据库、网络。

(上接第 218 页)

工程问题, 并详细研究了该方法与直边单元近似的方法在求解工程问题中的收敛特性. 数值结果表明, 在相同的收敛精度下, 两种方法的自适应 hp-有限元分析都可以达到指数收敛速率, 基于几何精确的 NURBS 有限元法可以达到更高的收敛速率.

参考文献:

- [1] Vejchodsky T, Solin P, Zitka M. Modular hp—FEM system HERMES and its application to the Maxwell's equations[J]. Mathematics and Computers in Simulation, 2007 (76): 223—228.
- [2] Solin P, Cerveny J, Dolezel I. Arbitrary—level hanging nodes and automatic adaptively in the hp—FEM[J]. Mathematics and Computers in Simulation, 2008 (77): 117—132.
- [3] Solin P, Andrs D, Cerveny J, et al PDE—Independent a-

daptive hp—FEM based on hierarchic extension of finite element spaces[J]. Journal of Computational and Applied Mathematics, 2010(233): 3086—3094.

- [4] Solin P, Cerveny J, Dubcova L, et al. Monolithic discretization of linear thermoelasticity problems via adaptive multimesh hp—FEM[J]. Journal of Computational and Applied Mathematics, 2010(234): 2350—2357.
- [5] Solin P, Segeth K, Dolezel I. Higher—order finite element methods[M]. Boca Raton: Chapman & Hall/CRC Press, 2003.
- [6] 陈晓晖, 刘得军, 马中华. 基于高精度自适应 hp—FEM 的随钻电阻率测井电场数值模拟[J]. 计算物理, 2011, 28(1): 50—56.

作者简介:

马中华 男, (1983—), 博士研究生. 研究方向为自适应 hp—有限元算法及其工程应用。